

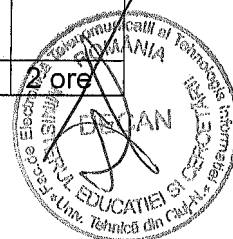
Denumirea disciplinei	Sisteme cu circuite reconfigurabile
Domeniul de studiu	Inginerie electronica si telecomunicații
Master	Circuite si Sisteme Integrate
Codul disciplinei	52352411 (52310411)
Titularul disciplinei	Conf. dr. ing. Albert Fazakas
Colaboratori	
Catedra	Bazele Electronicii
Facultatea	Electronică, Telecomunicații și Tehnologia Informației

Sem.	Tipul disciplinei	Curs	Aplicații			Curs	Aplicații			Stud. Ind.	TOTAL	Credit	Forma de verificare
			[ore fizice/săpt.]				[ore fizice/sem.]						
			S	L	P		S	L	P				
3	Optional 2	2	1	1	28	14	14	74	130	5	E		

Competențe dobândite:
Cunoștințe teoretice, (Ce trebuie sa cunoască) Sisteme pe microprocesoare Microblaze și PowerPC ale firmei Xilinx; Sisteme pe microprocesoare Nios II ale firmei Altera; Magistrale și protocoale de comunicare din familia IBM CoreConnect; Proiecte EDK; Sisteme analogice reconfigurabile Cypress PSoC, Anadigm dpASP și FPAAs, Actel Fusion
Deprinderi dobândite: (Ce știe să facă) Să creeze: sisteme pe microprocesoare MicroBlaze, PowerPC și NIOS II, dispozitive periferice HDL custom compatibile cu magistrala PLBv4.6; aplicații complexe, cum ar fi servere Web embedded; aplicații de prelucrări de imagine în timp real pe sisteme cu microprocesoare sub FPGA; sisteme analogice și mixte folosind circuite analogice reconfigurabile
Abilități dobândite: (Ce echipamente, instrumente știe să mănuiască) Mediul de proiectare Embedded Development Kit (EDK) și Nios II EDS; Plăci de dezvoltare specifice sistemelor pe FPGA pentru sisteme cu microprocesoare: Spartan 3E 500 și 1600, Virtex4 FX12, XUP-V2, XUP-V5 și Altera Cyclone III; Medii și plăci de dezvoltare specifice producătorilor de circuite analogice reconfigurabile; Dispozitive și programe pentru depanarea proiectelor: analizor logic, Chipscope Pro

Cerințe prealabile (Dacă este cazul)
Logică booleană. Circuite Logice Combinaționale (Porți Logice, Decodificatoare, Multiplexoare Demultiplexoare) și Secvențiale (bistabili, regiștri, numărătoare). Sisteme cu Circuite Integrate Analogice
Utilizarea mediilor de proiectare ISE și Modelsim. Sisteme pe FPGA.

A. Curs (titlul cursurilor + programa analitica)		
1	Arhitectura unui sistem pe procesorul Microblaze. Magistralele procesorului MicroBlaze	2 ore
2	Arhitectura unui sistem pe procesorul PowerPc. Magistralele procesorului	2 ore
3	Componente periferice și protocolul de comunicare pe magistrala IBM Core-Connect PLBv4.6 (Processor Local Bus).	2 ore
4	Crearea de componente periferice de utilizator HDL compatibile cu magistralele componentei.	2 ore
5	Folosirea driverelor pentru low-level și high-level ale componentelor. Descrierea unui driver pentru o componentă periferică utilizator	2 ore
6	Componente folosite pentru depanarea proiectelor. Depanarea software folosind XMD. Și componenta hardware debugger	2 ore
7	Depanarea hardware a proiectelor folosind Chipscope. Decrierea condițiilor de triggerare. Sequencer pentru conditii multiple de triggerare. Modalități de co-depanare hardware-software	2 ore
8	Eficientizarea aplicației software. Profilarea aplicațiilor. Sisteme multiprocesor	2 ore



	embedded.	
9	Administrarea aplicațiilor în multitasking. Sistemul de operare Xmk (Xilinx MicroKernel).	2 ore
10	Biblioteci specifice pentru aplicații de rețea – lwip și file I/O – xilfatfs și memfs. Aplicații de rețea și file I/O	2 ore
11	Arhitectura unui sistem pe procesor embedded Nios II. Magistralele procesorului. Core-uri specifice	2 ore
12	Arhitectura circuitelor FPGA cu parte analogică Actel Fusion. Aplicații.	2 ore
13	Arhitectura circuitelor analogice reconfigurabile Cypress PSoC. Exemple de aplicații	2 ore
14	Arhitectura circuitelor analogice reconfigurabile Anadigm dpASP și FPAAs. Exemple de aplicații	2 ore

B1. Aplicații – LUCRARI (lista lucrări, teme de seminar, conținutul proiectului de an)		
1	Introducere în EDK și Base System Builder	2 ore
2	Exemplu de aplicație: Accesarea dispozitivelor periferice standard ale unui sistem pe microprocesor	2 ore
3	Exemplu de creare a unui dispozitiv periferic utilizator HDL pe magistrala PLBv4.6	2 ore
4	Depanarea software și hardware a unei aplicații sub Xilinx EDK	2 ore
5	Exemplu de proiect sub Altera Nios II EDS	2 ore
6	Exemplu de sistem analogic-digital reconfigurabil folosind Actel Fusion	2 ore
7	Exemplu de sistem analogic reconfigurabil folosind Cypress PSoC și Anadigm dpASP	2 ore
B2. Sala laborator (Denumire/sala) 501B		

C. Studiul individual (tematica studiilor bibliografice, materiale de sinteză, proiecte, aplicații etc.)						
Structura studiului individual	Studiu materiale curs	Rezolvări teme, lab., proiecte	Pregătire aplicații	Timp alocat examinărilor	Studiu bibliografic suplimentar	Total ore pregătire individuală
Nr. ore	14	7	7	2	7	37

Bibliografie – 5 (numar de titluri aflate in biblioteca UTC-N)	
1.	Xilinx inc., Embedded Systems Development with Microblaze, Xilinx Embedded Design Flow seminarium, Technical University of Cluj-Napoca, Romania, 15-16 September 2008
2.	Arhitectura microprocesorului Microblaze (Xilinx inc., Microblaze Processor Reference Guide, July 2008)
3.	Tehnici de utilizare a componentelor unui sistem pe microprocesor în EDK (Xilinx device drivers documentation, June 2007)
4.	Structura PLB IPIF (Xilinx inc., PLB IPIF Architecture, July 2008)
5.	EDK (Xilinx inc., Platform Specification Format Reference Manual, July 2008)
6.	Altera inc., Nios II Processor Reference Handbook, November 2008
7.	Cypress inc, PSoC Mixed-Signal Array datasheet, May 2005
8.	Anadigm inc., 3rd Generation Dynamically Reconfigurable dpASP datasheet, June 2008

Modul de examinare și atribuire a notei	
Modul de examinare	Examenul constă din verificarea cunoștințelor prin rezolvarea de probleme si o parte teorie (intrebari) in scris (1,5 ore). Proiectul este evaluat la sfârșitul semestrului. Nota de laborator reprezintă media notelor obținute la verificarile de la laborator
Componentele notei	Examen (nota E); Laborator (nota L); Proiect (nota P);
Formula de calcul a notei	$N=0,3E+0,3L+0,4MS$; Condiția de obținere a creditelor: $N>5$; $L>5$; $P>5$

Responsabil disciplina
Conf.dr.ing. Albert FAZAKAS

Fazakas

