


**FIȘA DISCIPLINEI**
**1. Date despre program**

1.1	Instituția de învățământ superior	Universitatea Tehnică din Cluj-Napoca
1.2	Facultatea	Electronică, Telecomunicații și Tehnologia Informației
1.3	Departamentul	Electronică Aplicată
1.4	Domeniul de studii	Inginerie Electronică și Telecomunicații
1.5	Ciclul de studii	Licență
1.6	Programul de studii/Calificarea	Electronică Aplicată /Inginer
1.7	Forma de învățământ	IF - Învățământ cu frecvență
1.8	Codul disciplinei	EL2149

**2. Date despre disciplină**

2.1	Denumirea disciplinei	Sisteme cu FPGA									
2.2	Aria tematică (subject area)	Inginerie Electronică și Telecomunicații									
2.3	Responsabili de curs	Conf. dr. ing. Albert Fazakas									
2.4	Titularul disciplinei	Conf. dr. ing. Albert Fazakas									
2.5	Anul de studii	IV	2.6	Semestrul	1	2.7	Evaluarea	Examen	2.8	Regimul disciplinei	O/DF

**3. Timpul total estimat**

An/ Sem	Denumirea disciplinei	Nr. săpt.	Curs			Aplicații			Stud. Ind.	TOTAL	Credit	
			[ore/săpt.]			[ore/sem.]						
			S	L	P	S	L	P				
III/I	Sisteme cu FPGA	14	2		2	28		28		64	120	4

3.1	Număr de ore pe săptămână	4	3.2	din care curs	2	3.3	aplicații	2
3.4	Total ore din planul de învăț.	56	3.5	din care curs	28	3.6	aplicații	28
Studiul individual								Ore
Studiul după manual, suport de curs, bibliografie și notițe								18
Documentare suplimentară în bibliotecă, pe platformele electronice și pe teren								6
Pregătire seminarii/laboratoare, teme, referate, portofolii, eseuri								20
Tutoriat								2
Examinări								2
Alte activități								-
3.7	Total ore studiul individual			48				
3.8	Total ore pe semestru			104				
3.9	Număr de credite			4				

**4. Precondiții (acolo unde este cazul)**

4.1	De curriculum	Circuite Integrate Digitale. Sisteme Digitale.
4.2	De competențe	Analiza și proiectarea Sistemelor Digitale Utilizarea mediilor CAD la analiza și proiectarea circuitelor electronice

**5. Condiții (acolo unde este cazul)**

5.1	De desfășurare a cursului	Cluj-Napoca
5.2	De desfășurare a aplicațiilor	Cluj-Napoca

## 6. Competențe specifice acumulate

Competențe profesionale	Cunoștințe teoretice: (Ce trebuie să cunoască)	După parcurgerea disciplinei studenții vor cunoaște și vor înțelege: <ul style="list-style-type: none"> <li>– Principalele familii de circuite FPGA de pe piață</li> <li>– Problematika codurilor HDL (VHDL, Verilog) sintetizabile și nesintetizabile</li> <li>– Să interpreteze corect rapoartele de sinteză și de implementare pentru optimizarea vitezei și a ariei ocupate ale proiectelor digitale</li> <li>– Să cunoască structura internă ale circuitelor CPLD și FPGA la nivelul componentelor incorporate și ale facilităților oferite de acestea</li> <li>– Să cunoască modulele de configurare și autoconfigurare ale circuitelor CPLD și FPGA</li> </ul>
	Deprinderi dobândite: (Ce știe să facă)	După parcurgerea disciplinei studenții vor fi capabili de: <ul style="list-style-type: none"> <li>– Creerea proiectelor digitale complexe folosind descriere în cod HDL (VHDL și Verilog)</li> <li>– Planificarea și ierarhizarea proiectelor digitale pentru re folosirea componentelor și partajarea resurselor</li> <li>– Crearea băncilor de test și a modulelor de test, interpretarea formelor de undă din simulare, respectiv depanarea proiectelor</li> <li>– Utilizarea componentelor avansate integrate în FPGA (BRAM, SLR16, Clock PLL/DCM)</li> <li>– Proiectarea sistemelor hardware de dezvoltare și de aplicații bazate pe FPGA și CPLD</li> </ul>
	Abilități dobândite: (Ce instrumente știe să mănuiască)	După parcurgerea disciplinei studenții vor fi capabili: <ul style="list-style-type: none"> <li>– să utilizeze eficient instrumente CAD specifice sistemelor pe FPGA (Xilinx ISE Design Suite, Altera Quartus, Actel designer)</li> <li>– să folosească instrumentele hardware specifice testării și depanării sistemelor digitale (osciloscop cu memorie, analizor logic)</li> <li>– să utilizeze plăci de dezvoltare pe CPLD și FPGA</li> <li>– să depaneze proiecte digitale care rulează pe hardware</li> </ul>
Competențe transversale	<ul style="list-style-type: none"> <li>– Deprinderea unor metodologii de abordare a proiectării sistemelor cu FPGA (înțelegerea specificațiilor, a obiectivelor și condițiilor de implementare, alocarea resurselor, evaluarea opțiunilor de proiectare dpdv al efortului și riscurilor etc.)</li> <li>– utilizarea eficientă a surselor informaționale și a resurselor de comunicare și formare profesională asistată de calculator (internet, aplicații software de specialitate, baze de date, cursuri și seminarii online etc.)</li> <li>– Dezvoltarea deprinderilor de lucru independent, în experimente și miniproiecte definite individual</li> </ul>	

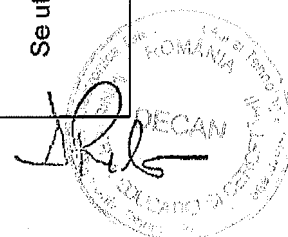
## 7. Obiectivele disciplinei (reieșind din grila competențelor specific acumulate)

7.1	Obiectivul general al disciplinei	Dezvoltarea de competențe în domeniul analizei, proiectării, simulării și caracterizării sistemelor cu FPGA și a circuitelor digitale complexe
7.2	Obiectivele specifice	<ol style="list-style-type: none"> <li>1. Asimilarea cunoștințelor teoretice privind analiza, modelarea, proiectarea și simularea sistemelor cu FPGA, utilizând programe specializate cum sunt: Xilinx ISE, Altera Quartus</li> <li>2. Obținerea deprinderilor și abilităților necesare pentru proiectarea și dezvoltarea sistemelor cu FPGA vederea implementării acestora, precum și caracterizarea acestora prin măsurători de laborator.</li> <li>3. Deprinderea unor metodologii și tehnici de proiectare sistematică, care îmbină analiza analitică, simulările și experimentele practice</li> </ol>



## 8. Conținuturi

8.1. Curs (programa analitică)		Metode de predare	Observații
1	Introducerea în sisteme pe Circuite Logice Programabile. Comparații între sistemele pe FPGA și sistemele pe microcontrollere și DSP.	Expunere, conversație euristica, exemplificare, problematizare, exercițiu didactic, studiul de caz, evaluare formativa	Se utilizează prezentări .ppt, videoaprojector, tabla
2	Metodologia proiectării sistemelor digitale. Metode de verificare: behavioral, post-translate, și post-place-and route.		
3	Elemente de VHDL și Verilog I. Elemente de sintaxă, tipuri de date și elemente structurale. Interpretarea codului HDL de către simulator și sintetizator.		
4	Elemente de VHDL și Verilog II. Descrierile RTL. Aspecte ale proceselor combinaționale și secvențiale. Metode pentru evitarea problemelor de sinteză		
5	Procedura de sinteză sub XST. Inferențe de componente și macrocomponente. Interpretarea rapoartelor de sinteză.		
6	Tipuri de automate secvențiale. Metode de descriere a automatelor secvențiale. Tehnici de evitare a hazardurilor. Tehnici de maximizare a vitezei de lucru.		
7	Tehnici de proiectare a circuitelor sincrone. Evitarea erorilor de hazard. Mărirea vitezei de lucru prin stil de codare, duplicarea componentelor și pipelining.		
8	Implementarea și optimizarea proiectelor digitale pe componente CPLD și FPGA. Opțiuni de implementare. Reiterarea procedurii de implementare prin interpretarea rapoartelor.		
9	Proiectarea pentru Design Reuse. Parametrizarea codurilor. Partiționarea proiectelor. Ierarhizare. Organizarea în biblioteci.		
10	Componente integrate specifice în FPGA: DRAM, BRAM, LUT, SLR16, IOB, Clock DLL		
11	Structuri de circuite logice programabile elementare: PLA, PAL, GAL. Extinderea GAL la CPLD. Principiul câmpului de celule logice programabile: FPGA. Familii FPGA Spartan 3E, Virtex 2P, 4 și 5.		
12	Structuri moderne de FPGA. Familiile Spartan 6, Virtex 6. Tehnologia FPGA pentru familiile din Seria 7.		
13	Componente integrate avansate de mare viteză în circuitele FPGA. Transmițătoare SERDES. Controllere DDR2/DDR3. Controllere TEMAC.		
14	Configurarea circuitelor FPGA. Conexiunile Slave și Master Serial/Paralel. Programarea folosind controllerul JTAG. Conectarea la memorii PlatformFlash, Paralel Flash, Quad SPI, SystemAce și SD pentru autoconfigurarea la pornire.		
8.2. Aplicații (lucrări)		Metode de predare	Observații
1	Introducere în mediul de proiectare Xilinx ISE și plăci de dezvoltare FPGA Xilinx și Digilent	Demonstratia si experimentul didactic, exercitiul didactic, lucrul in echipa	Se utilizeaza aparatura de laborator, montaje experimentale, calculator, tabla.
2	Descrieri de circuite combinaționale folosind limbaje HDL.		
3	Bânci de test HDL pentru verificarea proiectelor. Simulare în ISim.		
4	Descrieri de circuite secvențiale folosind limbaje HDL. Exemple de numărătoare, regiștri paraleli și seriali, memorii		
5	Interconexiuni sincrone și asincrone între componente. Exemple de circuite de sincronizare. Metode pentru evitarea hazardului logic și a metastabilității.		
6	Exemplu de proiectarea unui automat secvențial simplu. Descrierea automatului secvențial.		
7	Exemple de automate secvențiale pentru interfețe hardware simple: UART, SPI, EPP		
8	Instanțierea componentelor speciale din FPGA. Folosirea LUT, BRAM și SRL16		
9	Importul și folosirea componentelor complexe predefinite. Exemple de folosire a Core Generator.		
10	Deplanarea hardware a proiectelor. Elemente de bază în utilizarea programului ChipScope.		
11	Exemple de interfețe pentru memorii externe: RAM, PSRAM, FLASH.		
12	Aplicații folosind microcontrollerul PicoBlaze		



13	Crearea fișierelor de autoconfigurare la pornire. Programarea memoriilor de configurație externe.		
14	Planificarea alocării pinilor FPGA pe o placă de dezvoltare sau de aplicații. Folosirea utilitarului PlanAhead.		

**Bibliografie**

1. Richard E. Haskell & Darrin M. Hanna "Digital Design using Digilent FPGA Boards", 2nd Edition, LBE Books, 2012
2. Steve Kilts, "Advanced FPGA Design", John Wiley and Sons, , John Wiley and Sons, 2007
3. Albert Fazakas, Sisteme cu FPGA, notițe de curs
4. S. Hintea - Tehnologiile de proiectare cu arii logice programabile, Editura UTPress, 2002

**Materiale didactice virtuale**

1. Albert Fazakas, Sisteme cu FPGA, lucrări de laborator, <http://www.bel.utcluj.ro/sfpga>
2. Albert Fazakas, Sisteme cu FPGA, prezentări curs PowerPoint, <http://www.bel.utcluj.ro/sfpga>
3. Xilinx.inc., Free Online FPGA Design Training, <http://www.xilinx.com/training/free-video-courses.htm#FPGA>
4. Xilinx Products Datasheets , [www.xilinx.com/products](http://www.xilinx.com/products)
5. Xilinx Application Bulletins, [www.xilinx.com](http://www.xilinx.com)
6. Digilent Nexys2, Nexys3, Atlys boards reference manuals, <http://www.digilentinc.com>

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatori din domeniul aferent programului

Competențele dobândite vor fi necesare angajaților care își desfășoară activitatea în domeniul proiectării, simulării și testării plăcilor de dezvoltare și plăcilor aplicative pe circuite FPGA

**10. Evaluare**

Tip activitate	10.1	Criterii de evaluare	10.2	Metode de evaluare	10.3	Ponderea din nota finală
Curs		Nivelul achiziției cunoștințelor teoretice și nivelul deprinderilor dobândite		- Examen scris de evaluare sumativă (tratate subiecte teoretice, rezolvare probleme)		- E, max 10 pct 50%
Aplicatii		Nivelul abilitațiilor dobândite		- Evaluare formativa continua - Test practic de laborator		- L, max. 10 pct 50%
<b>10.4 Standard minim de performanță</b>						
$L \geq 5$ și $E \geq 5$ și $0,5E + 0,5L \geq 5$						

Data completării  
.....

Titularul de Disciplină  
Conf. dr. ing. Albert Fazakas  
*Alb Fazakas*

Responsabil de curs  
Conf. dr. ing. Albert Fazakas  
*Alb Fazakas*

Data avizării în departament  
.....

Director departament  
Prof.dr.ing. Sorin Hintea

*Sorin Hintea*

